

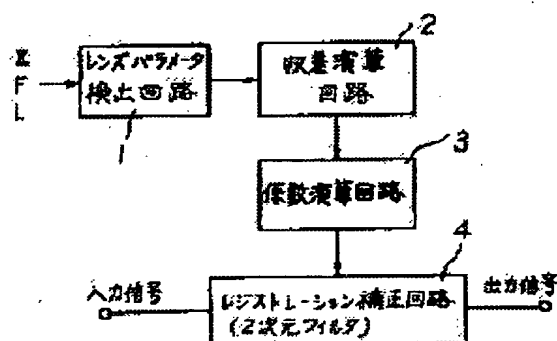
# METHOD AND CIRCUIT FOR REGISTRATION CORRECTION

**Patent number:** JP2023790  
**Publication date:** 1990-01-25  
**Inventor:** MIMURA ITARU; others: 04  
**Applicant:** HITACHI LTD  
**Classification:**  
**- international:** H04N9/093  
**- european:**  
**Application number:** JP19880172709 19880713  
**Priority number(s):**

## Abstract of JP2023790

**PURPOSE:** To obtain a video signal free from a color slip and in addition, of high resolution even in a color camera using a solidstate image pickup element by controlling the factor of a two-dimensional filter according to a registration error.

**CONSTITUTION:** A lens parameter detection circuit 1 detects parameters such as the zoom ratio  $Z$  of a lens, a stop value  $F$ , subject distance  $L$ , etc., in a photographing state, and outputs them to an aberration operation circuit 2. The operation circuit 2 operates the aberration quantity of the lens from the supplied lens parameters, and outputs it to a factor operation circuit 3. The factor operation circuit 3 determines the factor of the lens from the supplied aberration quantity of the lens, and outputs it to a registration correction circuit (two-dimensional filter) 4. The correction circuit 4 multiplies an input signal by the factor, and corrects registration.



**THIS PAGE BLANK (USPTO)**

⑫ 公開特許公報(A) 平2-23790

⑬ Int. Cl.<sup>5</sup>  
H 04 N 9/093

識別記号 庁内整理番号  
8725-5C

⑭ 公開 平成2年(1990)1月25日

審査請求 未請求 請求項の数 11 (全12頁)

⑮ 発明の名称 レジストレーション補正方法および補正回路

⑯ 特 願 昭63-172709

⑰ 出 願 昭63(1988)7月13日

⑱ 発 明 者 三 村 到 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 発 明 者 秋 山 俊 之 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 発 明 者 江 藤 良 純 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 小川 勝男 外1名  
最終頁に続く

明 細 書

1. 発明の名称

レジストレーション補正方法および補正回路

2. 特許請求の範囲

1. 固体撮像素子、あるいは撮像管からなる画像入力手段によつて光学像を電気信号に変換する撮像装置のレジストレーション補正において、画像入力手段から得られる画像信号を互いに隣接する $M \times N$  ( $M, N$ は正整数)個の配列要素に分解して所定の演算を施し、画像入力手段によつて得られる画像の図形歪に応じて映像信号演算回路の演算係数を制御することを特徴とするレジストレーション補正方法。

2. 固体撮像素子、あるいは撮像管からなる画像入力手段によつて光学像を電気信号に変換する撮像装置のレジストレーション補正において、画像入力手段から得られる画像信号を互いに隣接する $M \times N$  ( $M, N$ は正整数)個の配列要素に分解して所定の演算を施す映像信号演算回路を有し、画像入力手段によつて得られる画像の

図形歪に応じて映像信号演算回路の演算係数を制御する手段を設けたことを特徴とするレジストレーション補正回路。

3. 特許請求の範囲第1項記載のレジストレーション補正において、画像入力手段によつて得られる画像の図形歪を検出する手段を有し、検出した画像歪に応じて映像信号演算回路の演算係数を制御する手段を設けたことを特徴とするレジストレーション補正回路。

4. 特許請求の範囲第2項記載の回路において、上記図形歪を、撮像装置の光学レンズのズーム比、絞り値、被写体距離等のレンズの動作状態と関係したパラメータから検出、演算する手段を設けたことを特徴とするレジストレーション補正回路。

5. 特許請求の範囲第1項、第2項、第3項記載の回路において、画像入力手段から得られる信号の少なくとも一部を記憶する記憶回路と、前記記憶回路の読みだし番地を制御する回路を備え、画像歪に応じて記憶回路から読み出す映像

(1)

(2)

信号の番地を制御する手段を設けたことを特徴とするレジストレーション補正回路。

6. 固体撮像素子、あるいは撮像管からなる画像入力手段によつて光学像を電気信号に変換する撮像装置のレジストレーションに補正回路であつて、発振周波数を制御可能な発振回路と、撮像装置の駆動開始タイミングを制御可能な駆動回路を備え、画像入力手段から得られる画像の歪に応じて、上記発振回路の発振周波数、もしくは駆動開始タイミング、あるいはその両方を制御する手段を設けたことを特徴とするレジストレーション補正回路。

7. 固体撮像素子、あるいは撮像管からなる画像入力手段によつて光学像を電気信号に変換する撮像装置のレジストレーション補正回路であつて、遅延時間を所定の値に制御可能な映像信号遅延回路を備え、画像入力手段から得られる画像の歪に応じて映像信号遅延回路の遅延時間を所定の値に制御する手段を設けたことを特徴とする撮像装置のレジストレーション補正回路。

(3)

ヨシ誤差に応じて2次元フィルタの係数を制御し、上記フィルタ係数により画素信号のサンプリング位置を調整することを特徴とする特許請求の範囲第10項記載のレジストレーション補正方法。

### 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はテレビカメラ等の撮像装置のレジストレーション補正に関し、特に固体撮像素子を用いたテレビカメラのレジストレーション補正に好適な方法及び回路に関する。

〔従来の技術〕

現在、テレビジョン信号の入力装置としてテレビカメラが広く用いられている。特に高画質を要求する放送局では、3本の撮像管（赤色用R、緑色用G、青色用B）を用いたテレビカメラが一般的に使われている。また近年、固体撮像素子の急速な発展を背景に撮像管の代わりに固体素子を用いた多板式テレビカメラも普及してきた。

ところで、3本の撮像管、撮像板を用いる場合、

(5)

8. 固体撮像素子、あるいは撮像管からなる画像入力手段によつて光学像を電気信号に変換する撮像装置のレジストレーション補正回路であつて、上記特許請求範囲の第1項、第2項、第3項、もしくは第4項レジストレーション補正回路と、上記特許請求範囲の第5項、もしくは第6項のレジストレーション補正方式を組み合わせたことを特徴とするレジストレーション補正回路。

9. 複数の撮像素子を用いた撮像装置において、特許請求範囲の第1項、第2項、第3項、第4項、第5項、第6項、及び第7項記載のレジストレーション補正回路を、全ての、あるいは一部の撮像素子の信号に用いたことを特徴とする撮像装置。

10. 結像点のずれを検出し、ずれた位置から撮像された画像信号を信号処理により移動させることを特徴とするレジストレーション補正方法。

11. レンズのパラメータからレジストレーション誤差を演算し、上記演算されたレジストレーション

(4)

各色の像の重ね合わせ（以後レジストレーションと記す）が不十分であると、色のにじみ、あるいは解像度の低下が生じる。そのため3色の像を精度よく重ね合わせる必要がある。

上述のレジストレーションにおける誤差の原因の一つにレンズの収差がある。特に多数のレンズを組み合わせて作るズームレンズでは収差量が多い。収差量はレンズの中央と周辺、さらに各色によつても異なる。さらに収差はレンズのパラメータ（ズーム比、絞り値、被写体距離）によつても様々に変化する。

上述したレジストレーション誤差を補正する方法には、「日立評論、vol.67, No.5 (1985)」等に記載されているものがある。

第2図に上記文献記載のレジストレーション補正方法を示す。例示したテレビカメラはレンズ81、色分解プリズム82、撮像管83、84、85、信号処理回路86、偏向信号発生回路88、レジストレーション誤差演算回路89から構成されている。なお図示した回路はレジストレーション

(6)

ン補正部分に関する部分の[ ]で示した。  
第2図のテレビカメラでは、レジストレーション誤差演算回路89がレンズ81、あるいはプリズム82で発生するレジストレーション誤差を検出し、偏向信号発生回路88のビーム偏向信号に補正信号を重畳する方式が採用されていた。この構成によれば、ずれて結像した位置に撮像管のビームを調節できレジストレーション補正が実現できる。

〔発明が解決しようとする課題〕

上述のような撮像管式のカメラは電子ビームによる走査のため走査位置を微調整でき、レジストレーション誤差を取り除けた。しかしながら固体撮像素子では、受光面上に画素位置が固定されているため、容易に画素点を移動できない。したがって、固体撮像素子を用いたテレビカメラ装置では従来技術のような走査位置の微調整による補正はできず、レンズ収差に起因するレジストレーション誤差はそのまま撮像され、色ずれ、解像度の低下が生じる。

(7)

ずれる方向を演算する。フィルタ係数を制御する回路は、上記演算回路により得られたレジストレーション誤差(ずれ量、方向)の情報を利用して2次元フィルタの係数を制御する。すなわち結像すると演算された位置の係数を大きくし、結像しない位置の係数を小さくする。前記のように係数を制御することで2次元フィルタは画像をわずかに移動させることができる。各色の像を正規の位置に移動することで、レンズ収差によるレジストレーション誤差を補正する。

〔実施例〕

以下、本発明の実施例を図面を参照しながら説明する。第1図は本発明のレジストレーション補正回路のブロック図である。本レジストレーション補正回路は、レンズパラメータ検出回路1、収差演算回路2、係数演算回路3、2次元フィルタによるレジストレーション補正回路4から構成する。

レンズパラメータ検出回路1はレンズの撮影状態におけるズーム比(以下、Zと記す)、絞り値

(9)

本発明の目的は[ ]の問題点を解決し、固体撮像素子を用いたカラーカメラにおいても色ずれがなく、かつ解像度の高い映像信号が得られるレジストレーション補正方法および回路を提供することにある。

〔課題を解決するための手段〕

上記目的を達成するために本発明では、結像点の色ずれを検出する手段と、ずれた位置から撮像された画像信号を信号処理により移動させる手段を採用する。その手段とは、レンズのパラメータからレジストレーション誤差を演算する手段と、レジストレーション誤差に応じて2次元フィルタの係数を制御する手段と、前記フィルタ係数により画素信号のサンプリング位置を微調整する2次元フィルタである。

〔作用〕

上記レジストレーション誤差を演算する手段は、撮影レンズのズーム比、絞り値、被写体距離等のパラメータを検出し、得られたパラメータから各色の収差量、すなわちR-G、B-G間の距離、

(8)

(以下Fと記す)、被写体距離(以下Lと記す)等を検出する。これはレンズ内部に装着したポテンシオメータ、ロータリエンコーダ等から各レンズの位置、絞りの開き角を検出することで実現できる。収差演算回路2は、レンズパラメータからレンズの収差量を演算する回路、係数演算回路3は収差演算回路2の出力信号からフィルタの係数を決定する回路である。レジストレーション補正回路(2次元フィルタ)4は入力された信号に対し係数を乗じることでレジストレーション補正を行う。この2次元フィルタによるレジストレーション補正回路4の動作は後述する。

上述のレジストレーション補正回路を使用した多板式テレビカメラのブロック図を第3図に示す。本テレビカメラは撮像レンズ50、色分解プリズム54、赤色(R)用撮像素子51、緑色(G)用撮像素子52、青色(B)用撮像素子53、増幅回路55、56、57、レジストレーション補正回路(2次元フィルタ)60、61、レンズパラメータ検出回路1、収差量演算回路2、係数演

(10)

算回路 3、プロセス回路 2、駆動回路 64、同期信号発生回路 65、時間調整回路 63 から構成される。なお本発明の主旨とは直接関係のない回路については省略してある。

撮像レンズ 50 は色分解プリズム 54 を通じて撮像素子 51、52、53 に各色像を結像する。それぞれの撮像素子は駆動回路 64 によつて駆動され、光学像を電気信号に変換する。読み出した信号は増幅回路 55、56、57 により所定のレベルまで増幅され、このうち R、B 信号はそれぞれレジストレーション補正回路 60、61 に入力される。レンズパラメータ検出回路 1 はレンズの F、L、Z を検出し、結果を収差量演算回路 2 に出力する。収差量演算回路 2 は R-G、B-G の収差量を検出し、係数演算回路 3 を制御する。この係数演算回路 3 は R、B 信号の位置が G 信号の位置に一致するような 2 次元フィルタの係数をレジストレーション補正回路 60、61 に出力する。レジストレーション補正した R、B 信号はプロセス回路 62 に入力する。G 信号は R、B 信号と出

(11)

線近似した後の係数を出力する回路部分はレンズ側に内蔵しておくことが望ましい。

第 5 図は収差演算回路の他の実施例である。本回路と第 4 図の実施例との相異点は、補間演算回路 7 を設けたことにある。収差データを補間演算回路 7 により計算することでテーブル 6' に格納しておくデータ量の節約が図れる。補間演算回路 7 は代表的なデータから、例えば直線補間、あるいは 2 次曲線による補間等の演算により収差データ（距離、方向）を求める。

第 6 図は前記レジストレーション補正回路として用いる 2 次元フィルタの一実施例である。このフィルタはアナログ、デジタルいずれの処理方式でも実現できるが、ここではデジタル処理によるフィルタを説明する。

本回路は 1 水平走査期間の遅延を行なうシフトレジスタ（1 HD L と記す）10、11 と固体撮像素子の水平駆動クロックで動作するラッチ回路（以後、LC と記す）12、13、14、15、16、17、乗算器 18～26、加算器 27 から

(13)

力時間を遅延させるため時間調整回路 63 を通じた後プロセス回路 62 に入力し、カラーテレビ信号処理を行う。

収差演算回路 2 の実施例を第 4 図に示す。本回路は走査位置検出回路 5、収差データテーブル 6 から構成する。入力信号はレンズパラメータ（F、Z、L）、及び水平同期信号（HD）、垂直同期信号（VD）、及びクロック（CLK）である。走査位置検出回路 5 は入力された HD、VD、及びクロックから走査位置を検出し、収差データテーブルのアドレス信号を出力する。収差データテーブル 6 には、レンズの各領域における R-G、B-G の結像誤差距離（ズレ量）、及び方向をレンズパラメータ、アドレス位置毎に格納しておく。また予め測定データから直線、あるいは曲線近似して求めた収差データであつてもよい。この構成によりレンズパラメータ、走査位置が入力されると R、B 像が実際に結像している位置が決定できる。ここで、これらの回路はレンズの特性を求める回路であり、少なくとも実データ、あるいは曲

(12)

構成する。デジタル化した入力信号は 2 系統に分岐させ、ラッチ回路 16、1 HD L 回路 10 に入力する。1 HD L 回路 10 の出力はラッチ回路 14、1 HD L 回路 11 に、また 1 HD L 回路 11 の出力はラッチ回路 12 に入力する。各回路においてラッチ LC は 2 段直列に接続してある。各 1 HD L 回路、ラッチ LC の出力信号は乗算回路 18～26 に入力し、係数を乗じた後、加算回路 27 に入力する。

この回路による処理は、第 7 図に示すように  $3 \times 3$  の画像領域（ $g_1 \sim g_9$ ）28 に  $3 \times 3$  の 2 次元デジタルフィルタ処理を施すことに他ならない。乗算器の係数（ $a_1 \sim a_9$ ）はそれぞれフィルタ 29 の係数となつている。

第 1 図の係数演算回路 3 はこの係数  $a_i$  をレンズの収差量によつて調節する。

第 8 図はデジタルフィルタによるレジストレーション補正の動作を説明する図である。図中 O 印は固体撮像素子の画素点（サンプリング点）を表している。各走査線には  $n$ 、 $n+1$ 、 $n+2 \dots$

(14)

…といったライン番号と、 $m$ 、 $m+1$ 、 $m+2$ …といった番号を付した。ここでは被写体として水平方向の線を撮影した場合を示した。また理解を容易にするため水平方向の収差はなく、垂直方向だけに誤差がある場合を説明する。

図中実線はR像の線、点線はG像の線である。いまG像の撮像板が $n+2$ 、 $m+1$ の画素を走査する時刻を考える。この時R像の撮像板も同じ位置を走査している。図示した様な収差による結像点のずれが存在すると、G像では $n+2$ 、 $m+1$ の画素上に結像した像もR像では $n+1$ 、 $m+1$ の画素上に結像する。この場合、R像の撮像板のレジストレーション誤差を補正するには $n+1$ 、 $m+1$ の画素点の信号を出力すればよい。そこで $3 \times 3$ のフィルタ係数を第9図(a)に示すようにする。このフィルタ係数によれば $n+1$ 、 $m+1$ の画素点の信号が出力され、赤色光の像と緑色光の像を重ね合わせることができる。走査位置が右側に進み、 $n+2$ 、 $m+6$ の画素を走査する時刻では、R像とG像が重なる。この点ではフィル

(15)

これは第12図に示す実施例の回路で実現できる。第12図は第6図の実施例から乗算回路18～26を取り除き、加算回路27の代わりに信号選択回路33を用いている。信号選択回路33は収差情報(結像点の距離、方向)により接続する画素を切り替え、結像点に一番近い画素の信号を出力する。

上述の $3 \times 3$ のフィルタによるレジストレーション補正では収差が2走査線間隔以上になる場合は補正できない。この場合はフィルタの領域を大きくすればよく、第7図の1HDL回路、ラッチLCの個数を増やせばよい。 $f \times g$ のフィルタを実現するには $f$ 個の1HDLと $g$ 個のラッチLC、 $f \times g$ 個の乗算回路、 $f \times g$ 個の入力端子を持つ加算回路を用いる。

第13図に収差量が2走査線間隔以上ある場合のレジストレーション補正回路の他の実施例を示す。この補正方法では画像メモリ50、メモリの読み出しアドレスを制御するアドレス制御回路58、2次元フィルタ51、及びフィルタ係数演

(17)

算回路60とを用いる。第9図(a)に示すようにし、同時刻に同一画素点から信号を出力する。

以上の説明ではレンズによる結像点が画素上の面素に結像する場合を説明した。しかし必ずしも結像点は他の画素上にあるとは限らない。例えば第10図の $n+2$ 、 $m+3$ では画素と画素の間に結像している。この場合は $n+1$ 、 $m+3$ の画素信号と $n+2$ 、 $m+3$ の画素信号の平均を求めればよく、フィルタ係数は第11図(a)に示したものとすればよい。また結像点と画素からの距離に応じて係数を調節してもよい。第11図(b)に示したように、結像位置と画素からの距離 $p$ 、 $q$ に応じて係数比を定めてもよい。第11図(c)は結像点の周囲4画素の信号に係数を乗じて演算する実施例である。さらに精度よく補間するには周囲の $3 \times 3$ の領域、あるいはそれ以上の領域の画素信号にフィルタ係数を乗じて補間演算を行えばよい。

また、上述の補正ほど効果が得られないものの、結像位置に一番近い画素の信号を代用してもよい。

(16)

算回路60とを用いる。

画像メモリ50は原画像の全て、あるいはその一部を保持する。アドレス制御回路58は、収差量に応じてメモリ50の読み出しアドレスを制御する。これによりフィルタリングを施す領域がメモリ50から出力される。収差演算回路59はアドレス制御回路58、係数演算回路60を動作させる。

第13図の実施例の補正動作を第14図を用いて説明する。第14図(a)において、実線はR光の結像位置、点線はG光の結像位置を示している。G像の撮像板の $n+3$ 、 $m$ の画素上に結像した被写体はR像の撮像板の $n$ 、 $m$ の画素上に結像している。レジストレーションを補正するには、R信号を読み出すアドレスをG信号のアドレスから-3ライン分シフトし、フィルタ65で示した領域から信号を得ればよい。この信号を用いて補間演算、あるいは一番近い画素の信号で置き換えるといったフィルタリング処理を行う。 $n+3$ 、 $m+3$ の画素位置では誤差量が走査線の1間隔分に

(18)

なつているのでシフトするアドレス量を-1として信号を読み出す。フィルタの係数は第14図(b)とする。上記の実施例によればアドレス制御回路5,8により補間する領域が自由に選択でき、フィルタ領域が小さくとも大きなレジストレーション誤差に対処できる。

以上垂直方向のレジストレーション補正について詳述したが、水平方向のレジストレーション補正も垂直方向と同様な動作により実現できる。それには水平方向にフィルタ係数を調節すればよい。また水平方向のアドレスを制御することでも実現できる。

第15図の水平方向のレジストレーションを補正する他の実施例を示す。この回路では画素点のシフト動作をクロック周波数を制御することで実現する。そのためレンズパラメータ検出回路1、収差演算回路2、クロック制御回路71、電圧制御型発振器(VCO)72、水平駆動回路73を用いる。レンズパラメータ検出回路1、収差演算回路2の動作は第1図の実施例と同じである。ク

(19)

ロック71は演算された収差量に応じて制御電圧を出力する。VCO72は制御電圧によつて発振周波数を可変する。水平駆動回路73は、この発振器出力から駆動パルスを作り撮像素子74を駆動する。さらに収差演算回路2は、駆動パルスのスタート位相も収差量に応じて制御する。固体撮像素子74では駆動周波数、駆動パルスのスタート位相を変化させることで画素からの信号出力時刻を調整することができ、R、G、B像のずれがなくなるように信号出力時刻を制御できる。

第16図に水平方向のレジストレーションを行う他の実施例を示す。この水平レジストレーション補正では可変遅延回路(線)77を用いる。遅延時間制御回路76は、レンズパラメータ検出回路1、収差演算回路2によつて求められた収差に応じて、画素信号の遅延時間を調節する。可変遅延回路77は入力された信号の遅延時間調整を行い、上記第15図の実施例と同様に画素信号の出力時刻を調節する。第15図、および第16図の水平レジストレーション補正方法と垂直方向のレ

(20)

ジストレーション補正を組み合わせてもよいことは明かである。

また、上記2次元フィルタを用いる場合は、フィルタ係数により雑音抑圧フィルタ(スージングフィルタ)や、高域強調フィルタも同時に実現できる。これにはサンプリング点シフトの係数と上記周波数変換フィルタの係数を掛け合わせたものを用いればよい。

第17図にフィルタ係数に高域強調フィルタの機能を付加した実施例を示す。

第17図(a)は画素点をシフトする係数である。第17図(b)は高域強調フィルタである。この2つのフィルタの機能を同時に実現するには、高域強調のフィルタとレジストレーション補正用の係数を掛け合わせた第17図(c)に示したフィルタ係数とすればよい。入力画像とこのフィルタ係数の掛け合わせた値を積算し、第17図(d)に示すようにマスク中央の画素の値として出力する。

上記実施例では、水平方向、垂直の両方向にレ

(21)

ジストレーション補正を行う場合を説明してきたが、補正の効果は上述の実施例ほど得られないが、補正する方向を水平、垂直いずれか一方の補正だけにしてももちろんよい。また、収差の補正方法として緑色光に対する相対的な赤色光、青色光のズレを補正する場合を説明したが、緑色光に対してもレンズは収差があり、画像歪が生じる。そこで歪の無いように、緑色光の像、赤色光の像、青色光の像の結像位置全てを補正し、画像歪全体を除去してもよいことは言うまでもない。

さらに上記実施例は固体撮像素子を用いたテレビカメラのレジストレーション補正を中心に説明してきたが、撮像管を用いたテレビカメラにおいても同様な方法でレジストレーション補正が行える。特にデジタル的な信号処理を行う撮像管カメラでは2次元デジタルフィルタによるレジストレーション補正の実現は容易である。

以上、レジストレーション誤差の主たる原因がレンズ収差であるため、レンズ収差に応じたレジストレーション補正の実施例を説明してきた。し

(22)



かしながらレジストレーション補正の原因は、上記のレンズ収差以外に、例えば色分解プリズムの熱変形、撮像素子の取り付け位置の熱変動など様様なものがあり、これらによつて発生するレジストレーション誤差を検出し補正を行つてもよい。

本発明の主旨は2次元フィルタ、あるいは画素点をシフトする事によりレジストレーション補正を行う手段を提供することにある、補正の対象となるレジストレーション誤差の原因がいかなるものであろうと本発明の主旨を損なうものではない。

#### 〔発明の効果〕

以上本発明によれば、画素位置が固定された固体撮像素子を複数用いたカラーテレビカメラにおいて、レンズ収差により発生したレジストレーション誤差、あるいは画像歪を修正した後出力するので、各色の映像は互いに重なり、色ずれや解像度低下のない良好な画像を撮影することができる。

#### 4. 図面の簡単な説明

第1図は本発明によるレジストレーション補正回路のブロック図、第2図は従来のレジストレー

(23)

50…画像メモリ、58…アドレス制御回路、

71…クロック制御回路、72…電圧制御型発振

回路、73…水平駆動回路、76…遅延時間制御

回路、77…可変遅延回路（線）。

代理人 井理士 小川勝男

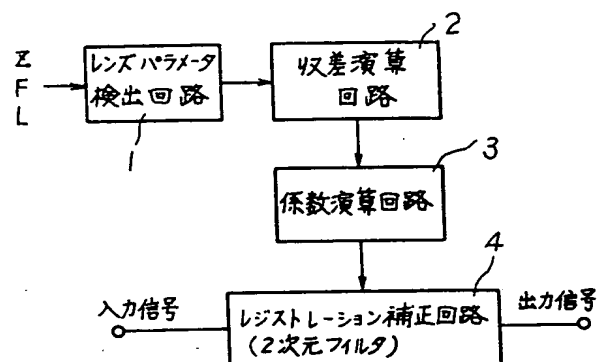
(25)

ション補正回路のブロック図、第3図は本発明のレジストレーション補正回路を用いた3板式テレビカメラのブロック図、第4図、第5図は収差演算回路のブロック図、第6図は2次元フィルタの実施例を示すブロック図、第7図はフィルタによるレジストレーション補正動作の説明図、第8図、第10図はレジストレーション補正動作の説明図、第9図、第11図はフィルタ係数を示す図、第12図、第13図はレジストレーション補正回路のブロック図、第14図はレジストレーション補正動作の説明図、第15図、第16図は水平レジストレーション補正回路のブロック図、第17図は高域強調とレジストレーション補正を同時に行うフィルタ係数の例を示す説明図である。

1…レンズパラメータ検出回路、2…収差演算回路、3…係数演算回路、4…レジストレーション補正回路（2次元フィルタ）、6…収差データテーブル、10、11…1水平走査期間遅延用シフトレジスタ、12～17…ラッチ、18～26…乗算回路、27…加算回路、33…選択回路、

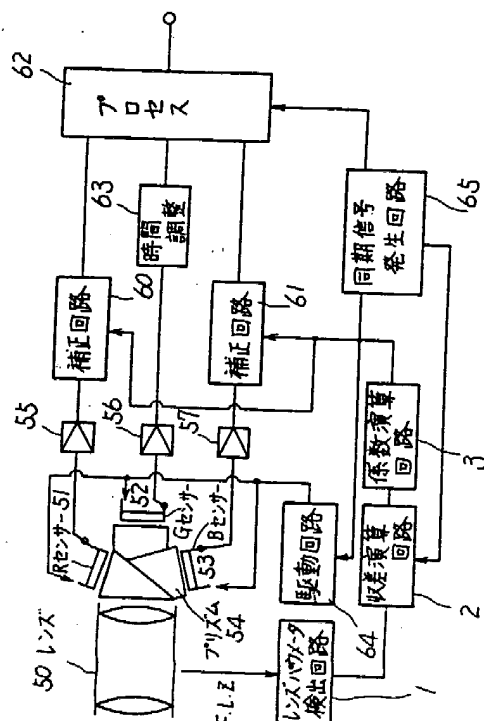
(24)

第 1 図



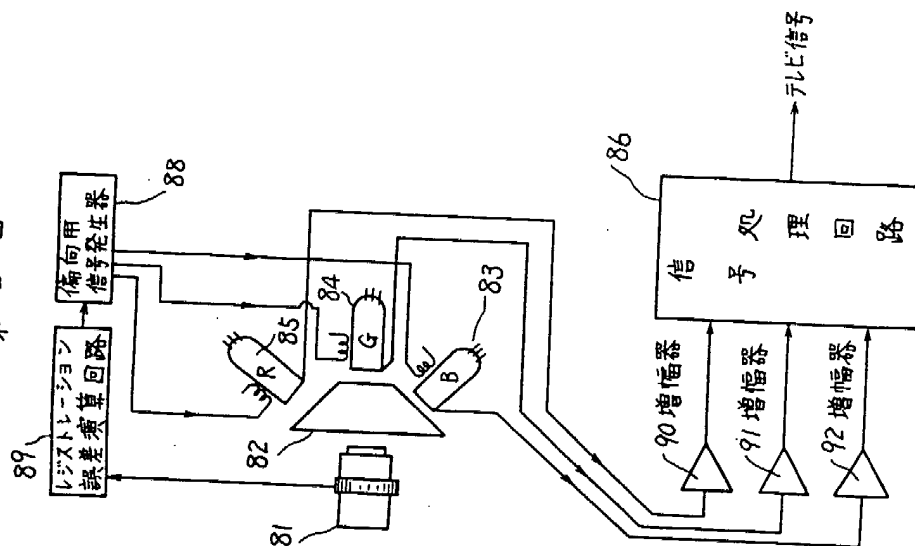
1…レンズパラメータ検出回路  
2…収差演算回路  
3…係数演算回路  
4…レジストレーション補正回路  
(2次元フィルタ)

第 3 図

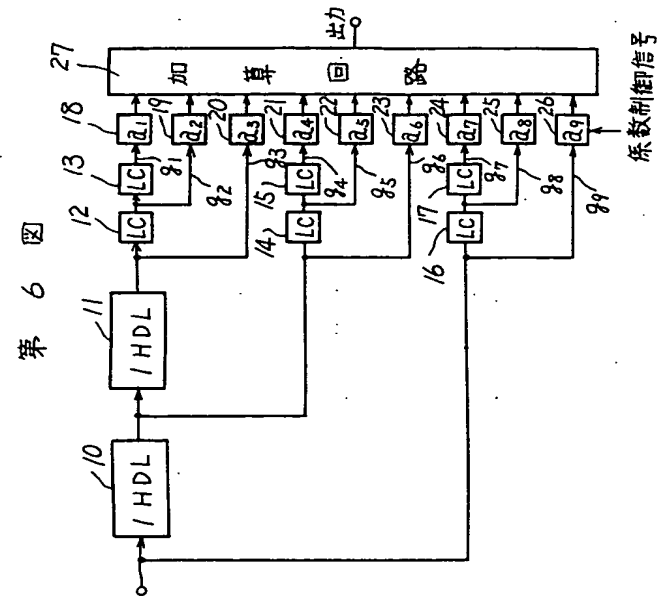


- 1 ... レンズパラメータ検出回路
- 2 ... 収差演算回路
- 3 ... 係数演算回路
- 50 ... レンズ
- 51, 52, 53 ... 固体撮像素子
- 60, 61 ... レジストレーション補正回路
- 63 ... 時間調整回路

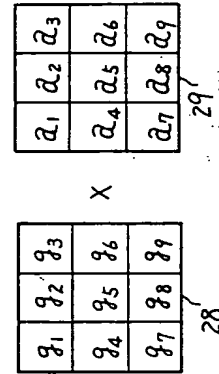
第 2 図



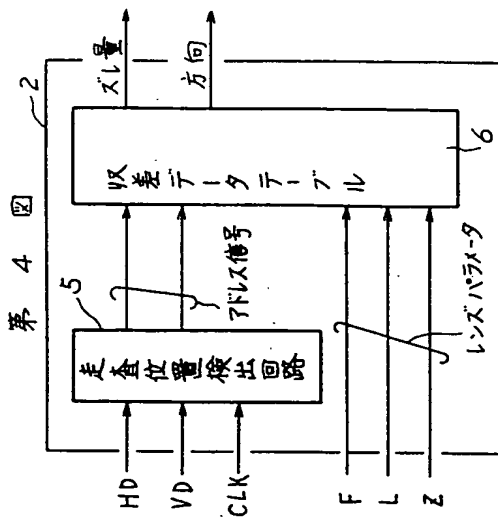
- 81 ... レンズ
- 85, 86, 87 ... 撮像素子
- 88 ... 偏向信号発生回路
- 89 ... レジストレーション誤差演算回路



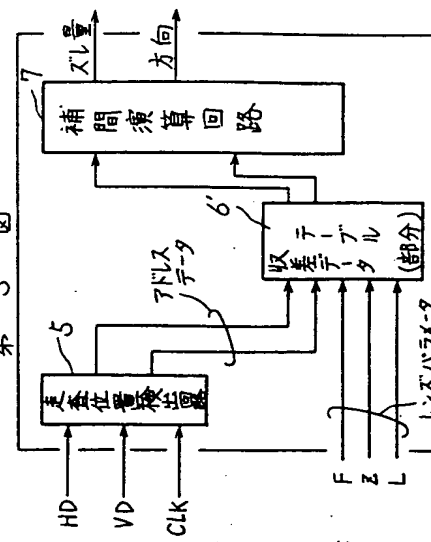
第 7 図



10, 11 ... 1 水平走査期間遅延回路  
 12~17 ... ラッチ  
 18~26 ... 乗算回路  
 27 ... 加算回路

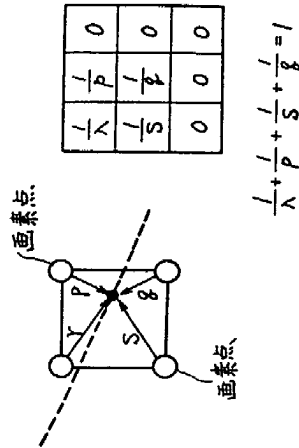


第 5 図

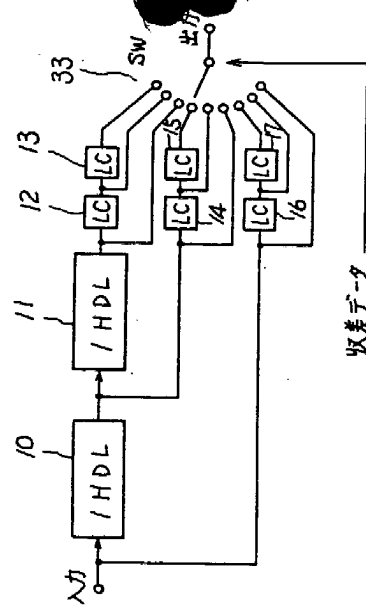


5 ... 走査位置検出回路  
 6 ... 収差データテーブル  
 6' ... 収差データテーブル(部分)  
 7 ... 補間演算回路

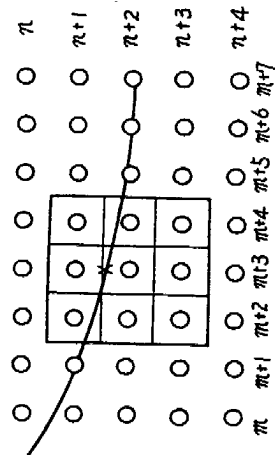
第 11 圖 (c)



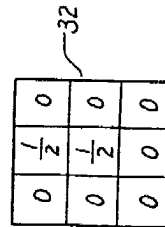
第 12 圖



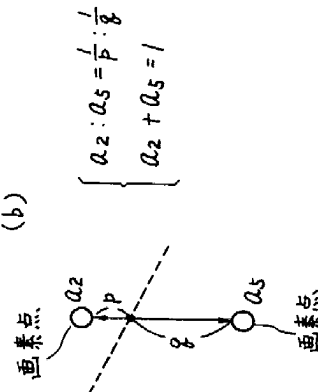
東 10 日



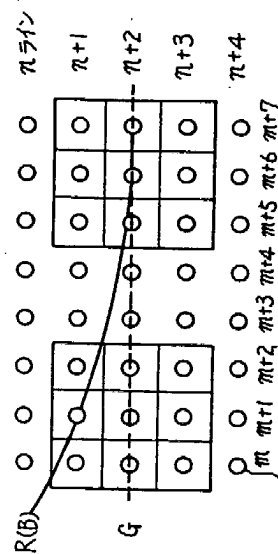
第 11 题 (a)



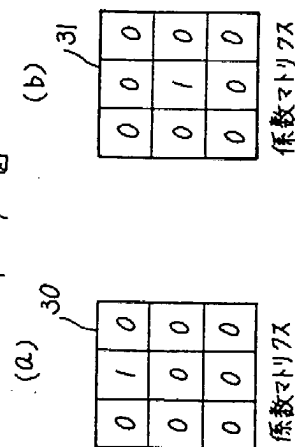
(१)



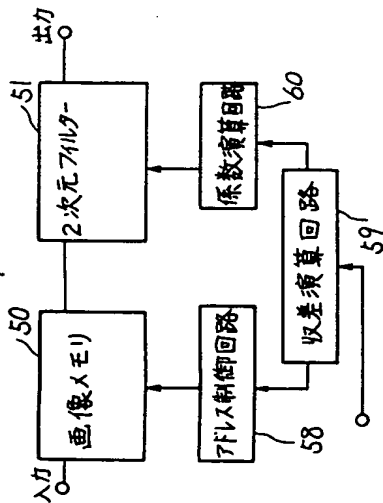
EX  
∞  
Hf



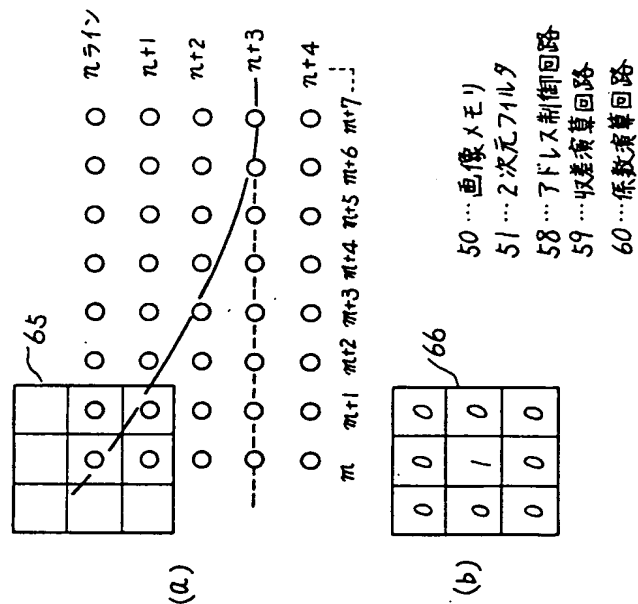
第 9 章



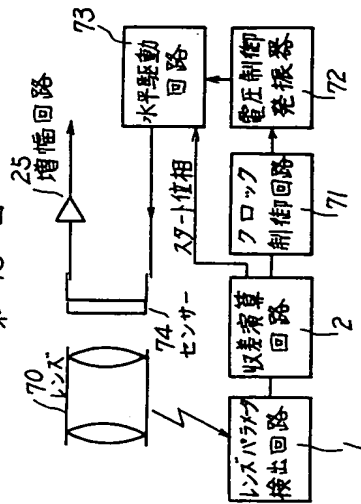
第 13 図



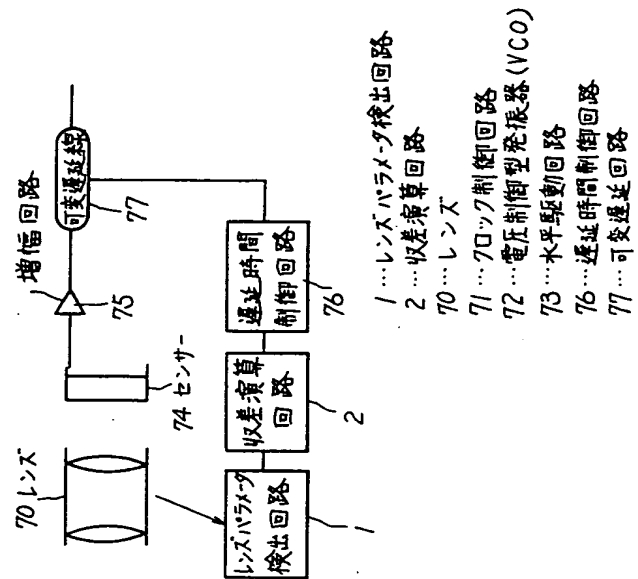
第 14 図



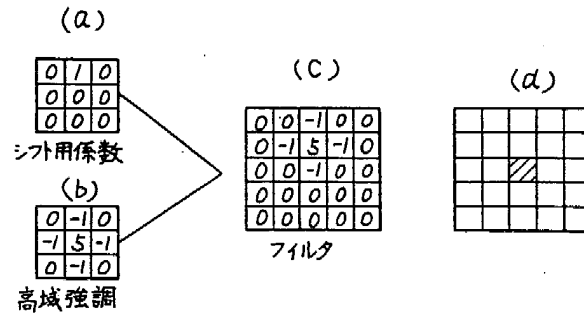
第 15 図



第 16 図



第 17 図



第 1 頁の続き

⑦発明者	小 沢	直 樹	東京都国分寺市東恋ヶ窪 1 丁目 280 番地	株式会社日立製作所中央研究所内
⑧発明者	高 橋	健 二	東京都国分寺市東恋ヶ窪 1 丁目 280 番地	株式会社日立製作所中央研究所内